



Więcej ▶

Aktualności: [nauka](#)

wybierz miesiąc ▼

rok ▼

+ dodaj aktualność

poleć znajomemu ulubione drukuj

04 listopad 2009

Prof. Skotnicki na PW o nanometrowych układach CMOS

O nanometrowych układach CMOS w elektronice terabitowej opowie 5 listopada na Politechnice Warszawskiej prof. Tomasz Skotnicki. Wybitny specjalista w dziedzinie budowy urządzeń półprzewodnikowych, zajmuje obecnie kierownicze stanowisko w jednej z pięciu największych na świecie firm produkujących półprzewodniki - STMicroelectronics.

Spotkanie organizuje Centrum Studiów Zaawansowanych PW.

CMOS to opracowana ok. 40 lat temu w Stanach Zjednoczonych technologia wytwarzania układów scalonych, składających się z odpowiednio ze sobą połączonych tranzystorów. Dzięki ciągłym modyfikacjom i udoskonaleniom pozwala ona obecnie łączyć ze sobą nie jak pierwotnie kilka czy kilkanaście, ale nawet miliard ciasno upakowanych w układzie tranzystorów z pamięcią terabitową (terabit to jednostka pamięci równa bilionowi bitów).

Jednak wraz z postępem miniaturyzacji tranzystorów i układów pojawiają się także nowe wyzwania, którym technologia stara się sprostać.

Na przykład - jak czytamy w streszczeniu wykładu zamieszczonym na stronie internetowej Centrum Studiów Zaawansowanych PW - nominalna długość bramki tranzystora dla najbardziej zaawansowanych technologii CMOS, które są jeszcze w fazie prac rozwojowych, wynosi około 20 nanometrów. Oznacza to nie więcej niż 60 atomów krzemu wzdłuż kanału tranzystora. W planach rozwojowych przemysłu przewiduje się, że około roku 2020 długość bramki wyniesie 6 nanometrów, czyli nie więcej niż 20 atomów krzemu wzdłuż kanału. W tych warunkach ani technologia produkcji, ani przepływ elektronów w tranzystorze nie mogą być rozważane jako procesy o charakterze

Podobne newsy



Super-moce Spidermana w zasięgu ręki dzięki nanotechnologii



Naukowcy stworzyli najmniejszego na świecie bałwana



Urządzenia nowej generacji przyspieszą dzięki układom z grafenu



Elektrownia dla nanorobotów



Konkurs o Nagrodę ABB - 25 tys. zł do wygrania

REKLAMA

**Tell us your idea
and win a
R&S® Scope Rider
or 1 of 10
GoPro cameras.**



04 listopad 2009

Prof. Skotnicki na PW o nanometrowych układach CMOS

O nanometrowych układach CMOS w elektronice terabitowej opowie 5 listopada na Politechnice Warszawskiej prof. Tomasz Skotnicki. Wybitny specjalista w dziedzinie budowy urządzeń półprzewodnikowych, zajmuje obecnie kierownicze stanowisko w jednej z pięciu największych na świecie firm produkujących półprzewodniki - STMicroelectronics.

Spotkanie organizuje Centrum Studiów Zaawansowanych PW.

CMOS to opracowana ok. 40 lat temu w Stanach Zjednoczonych technologia wytwarzania układów scalonych, składających się z odpowiednio ze sobą połączonych tranzystorów. Dzięki ciągłym modyfikacjom i udoskonaleniom pozwala ona obecnie łączyć ze sobą nie jak pierwotnie kilka czy kilkanaście, ale nawet miliard ciasno upakowanych w układzie tranzystorów z pamięcią terabitową (terabit to jednostka pamięci równa bilionowi bitów).

Jednak wraz z postępem miniaturyzacji tranzystorów i układów pojawiają się także nowe wyzwania, którym technologia stara się sprostać.

Na przykład - jak czytamy w streszczeniu wykładu zamieszczonym na stronie internetowej Centrum Studiów Zaawansowanych PW - nominalna długość bramki tranzystora dla najbardziej zaawansowanych technologii CMOS, które są jeszcze w fazie prac rozwojowych, wynosi około 20 nanometrów. Oznacza to nie więcej niż 60 atomów krzemu wzdłuż kanału tranzystora. W planach rozwojowych przemysłu przewiduje się, że około roku 2020 długość bramki wyniesie 6 nanometrów, czyli nie więcej niż 20 atomów krzemu wzdłuż kanału. W tych warunkach ani technologia produkcji, ani przepływ elektronów w tranzystorze nie mogą być rozważane jako procesy o charakterze ciągłym, którymi rządzą prawa wynikające z uśrednienia wielkich liczb.

W dodatku elektrony w kanale podlegają więzom kwantowym oraz poruszają się w obszarze, w którym panują silne naprężenia mechaniczne, co zmienia strukturę pasm energetycznych półprzewodnika. Procesy produkcyjne coraz bardziej przypominają manipulowanie pojedynczymi atomami, a nie obróbkę materiału o charakterze ciągłym. Wystarczy zauważyć, że liczba atomów domieszki, które należy wprowadzić w obszar aktywny kanału tranzystora o długości bramki 20 nanometrów, jest rzędu 4 atomów.

Ta liczba atomów, podobnie jak wszystkie wymiary, grubości obszarów i ich fizyczne właściwości - pisze w streszczeniu prof. Skotnicki - muszą być powtórzone dokładnie i ściśle dla miliarda tranzystorów tworzących współczesny duży układ scalony. Ten miliard bardzo ciasno

upakowanych tranzystorów będzie w układzie będzie służył do przetwarzania i przechowywania informacji i tym samym będzie rozpraszać energię. Gdy uświadomimy sobie to wszystko, możemy zdać sobie sprawę z tego, jak gigantyczne problemy musi pokonać przemysł półprzewodnikowy...

Wykład rozpocznie się o godz. 16.00 w Gmachu Elektroniki PW.

[PAP - Nauka w Polsce](#)